

基于 MSP430 的电子纸驱动接口设计

张立成, 瑚琦, 顾玲娟

(上海理工大学 光学与电子信息工程学院, 上海 200093)

摘要:介绍新一代显示装置电子纸的硬件驱动与设计。介绍主控制器 MSP430 微处理器的主要功能, 实现电子纸驱动配置的低功耗。给出电子纸显示模块相应的功能子程序。利用其内置的 LCDRAM 作为显示缓存, I/O 模拟时序, 充分利用 MCU 的资源并提高程序的可移植性。完成基于 MSP430 的电子纸驱动接口的设计方案。

关键词: MSP430; 电子纸; S1C05112; 超低功耗; 显示装置

中图分类号: TP391

文献标识码: A

文件编号: 1674-6236(2009)11-0086-03

Design of ePaper driver interface based on MSP430

ZHANG Li-cheng, HU Qi, GU Ling-juan

(College of Optical and Electronic Information Engineering, Shanghai University of Science and Technology, Shanghai 200093, China)

Abstract: In this paper, hardware driver and design of new generation display ePaper is introduced. Main function of core controller MSP430 microprocessor is introduced, low power consumption of ePaper driver is realized. Function subprogram of ePaper display module is given. Using its built-in LCDRAM as the display buffer, using I/O to simulate the timing chart, not only makes full use of MCU resources but also improves the portability of program. Design plan of ePaper-driven interface based on MSP430 is completed.

Key words: MSP430; ePaper; S1C05112; ultra low power; display device

1 引言

电子纸(ePaper)是新一代的显示装置,其对比度超高,超低功耗,超薄,且可任意弯曲折叠,柔韧性良好。电子纸的应用出现急速扩大,应用于超市价格标签、在手机、电子书阅读器^[1]。电子纸已成为继液晶与 OLED 之后便携式电子装置使用的新型显示技术。这里提出一种采用 MSP430F413^[2]单片机的电子纸驱动接口设计方案。MSP430F413 自带 LCD 显示单元,在软件设计中可将其显示内存作为刷新电子纸显示的内存,从而节约 MCU 的内存资源。

2 电子纸硬件设计

主控制器 MSP430F413 单片机是一种超低功耗混合信号 16 位单片机系列,采用 16 位精简指令系统,125 ns 指令周期,大部分指令在一个指令周期内完成,16 位寄存器和常数发生器,发挥最高代码效率,而且片内含有硬件乘法器,大大节省运算时间。该器件采用低功耗设计,具有 5 种低功耗模式,电压范围为 1.8~3.6 V。在工作模式下,3 V 工作电压 1 MHz 工作频率时电流为 240 μ A;在待机模式下,电流为 0.7 μ A;掉电模式(RAM 数据保持不变)电流为 0.1 μ A^[3]。考虑到低功耗设计,选用 MSP430F413 型单片机,在线系统设计、开发调试及实际应用上都表现出与其他单片机非常明显的优势。

本设计采用 E-INK 公司段码式电子纸,如图 1 所示。电子纸是在两层透明软片间夹放带静电的有色小球,两种颜色颗粒、分别带正负不同静电,胶片外面加以正负电极,由于同性排斥、异性相吸,小球位置移动,点亮某段,图 2 为电子墨水微胶囊剖面图。电子纸真值表与静态显示液晶模块相类似,分为 SEG 段和 TopPlane 段,当 SEG 段和 TopPlane 段存在一个电势差时,电子纸中的电子墨水就会移动,相应段就会点亮和熄灭。

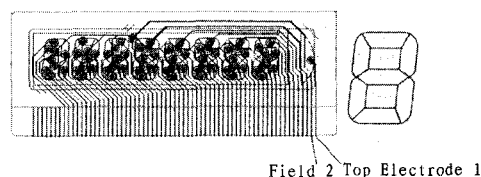


图 1 段码电子纸示意图

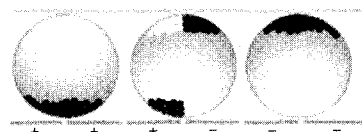


图 2 电子墨水微胶囊剖面图

图 3 为系统硬件连接图,电子纸需要专门的驱动器方可驱动显示,本设计的电子纸驱动器件采用 EPSON 公司生产的 S1C05112^[4],S1C05112 内置接口电路和驱动电子纸模块,

收稿日期:2009-06-03

稿件编号:200906010

作者简介:张立成(1983-),男,吉林四平人,硕士研究生。研究方向:检测技术与自动化装置,嵌入式系统。

采用3V供电,便于与MCU通信。电子纸驱动模块分别与MCU^⑤的I/O口连接,通过I/O模拟电子纸驱动模块时序图。主控制器通过软件实现电子纸驱动模块的初始化启动、刷新显示和关断。

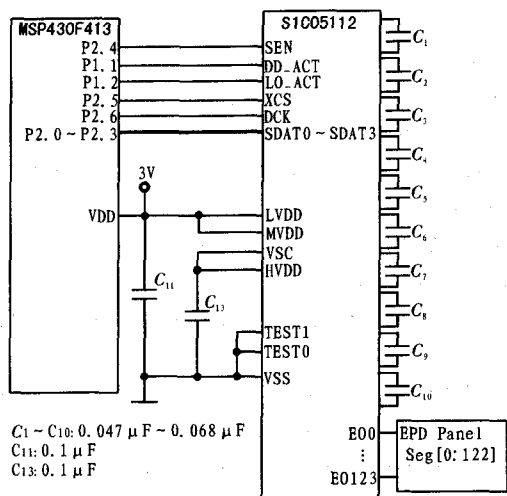


图3 电子纸驱动接口电路图

3 软件设计

软件部分采用模块化的设计思想,把程序化繁为简,便于程序的设计、调试及维护。程序设计中采用了宏定义,便于程序移植。由于电子纸每次显示都必须全部刷新,占用控制器的大部分内存资源,因此设计有效利用其LCD自带RAM,将需要显示的数据存放在其中,若想刷新显示,只需更新LCD自带RAM中数据并调用显示函数即可。

3.1 电子纸驱动初始化

初始化内容包括电子纸DC-DC转换器设置,片选使能以及时钟信号的输入,为显示刷新做好充分准备,图4为通信时序图。上电顺序依次为LO_ACT, XCS, DD_ACT。

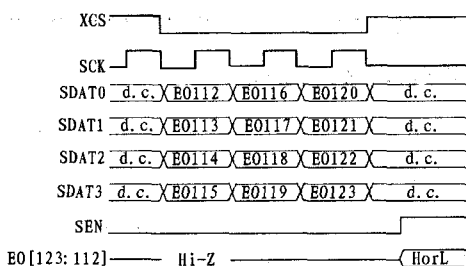


图4 通信时序图

```
void Epd_Startup( void )
{
    EPD_LO_ACT_OUT_HIGH;// LO_ACT = 1
    EPD_XCS_OUT_HIGH;    // XCS = 1
    EPD_DD_ACT_OUT_HIGH;
    wait_ms(1);
    P1DIR |= 0x2; // P1.5 to output direction
    P1SEL |= 0x2; // P1.5 to output ACLK
```

```
wait_ms(15);
```

```
}
```

3.2 刷新显示电子纸

该函数读取LCDRAM中的数据,通过查询LCDRAM中的数据然后直接送到I/O端口,电子纸驱动器件获取显示数据后刷新电子纸。其相关程序代码如下:

```
void EPD_DISP( void )
{
    int i;
    unsigned char ch;
    unsigned char *vram_addr=LCDMEM; // Use LCD driver VRAM;
    EPD_SCK_OUT_HIGH;
    wait_us(10);
    EPD_SCK_LOW_XCS_LOW;    // SCK = 0, XCS = 0
    //P2 端口发送显示数据
    for( i=0; i<30; i++)
    {
        ch = P2OUT &0xf0; // SDA[3..0] = VRAM_BASE+i[3..0]
        ch |= *vram_addr++;
        P2OUT = ch;
        EPD_SCK_OUT_HIGH;
        EPD_SCK_OUT_LOW;
    }
    ch = P2OUT &0xf0; // SDA[3..0] = VRAM_BASE+i[3..0]
    ch |= *vram_addr++;
    P2OUT = ch;
    EPD_SCK_OUT_HIGH;
    EPD_SCK_LOW_XCS_HIGH;
    wait_us(5);
    EPD_SEN_OUT_HIGH;
    wait_ms(20);
    EPD_SEN_OUT_LOW;
    wait_6ms(6)
}
```

3.3 低功耗设计^⑥

通过配置电子纸驱动电源模块将其功耗降至最低,即拉低电子纸驱动的配置位DD_ACT和LO_ACT,电子纸驱动器件处于待机状态。此时电子纸仍可显示,包括掉电时。

```
void EPD_standby( void )
{
    P1DIR &= 0xdf; // DCK Stop ,
    P1SEL &= 0xdf; // P1.5 function IO
    _NOP();// Wait > 600ns    ( MCU Clock at 2.5MHz )
    _NOP();
    EPD_XCS_OUT_LOW; // XCS = 0
    EPD_DD_ACT_OUT_LOW; // DD_ACT = 0
    EPD_LO_ACT_OUT_LOW; // LO_ACT = 0
}
```

4 功耗分析

表1是整个接口的功耗分析,将MCU和S1C05112分为工作和待机两个状态进行分析。

表1 接口功耗分析

器 件	工作状态	电流/ μA
S1C05112	Standby(待机)	0.1
MSP430F413	STOP(停止)	0.1
S1C05112	EPD load(工作)	28
S1C17602	Run(工作)	240(3V,1M)

由表1可以看出,整个接口的总待机电流仅为0.2 μA ,在运算状态也只有240 μA ,在实际应用中显示刷新的频率不尽相同,240 μA 是系统工作的极限状态,这是一般的显示装置所不能比拟的。

5 结束语

随着现代电子技术的发展,人们对便携电子产品的要求越来越高,超长时间待机和超薄设计是便携产品最难解决的

(上接第85页) 考虑时钟信号是否受到低频信号干扰,就要认真检查电路板,必要时应修改布线。FPGA模块的调试与上述方法相同。

4 结论

该系统设计已成功应用于数字视频展台项目。目前该产品已投入生产,但图像质量还有待提高,可能是模拟视频信号失真和白平衡的值设置不恰当。该设计方案具有较强的灵活性,还可应用于监控、安防等产品开发。

参考文献:

[1] 韦在军,夏汗青,郭伟.基于GPRS通信技术的车载远程视频监控[J].数据通信,2004,15(1):43-45.

问题,电子纸的诞生完美的解决了该难题。电子纸是新生代的显示装置,有着其他显示设备所无法比拟的特性,在介绍电子纸驱动模块与单片机接口的同时,给出电子纸显示模块相应的功能子程序,由于只采用I/O和定时器,因此这里所讨论的内容也适用于其他型号MCU。

参考文献:

[1] 许秉职.未来的阅读方式:电子纸从梦想走入现实[J].微型计算机,2006,19(85):86-89.
 [2] 张晔,王德银,张晨. MSP430系列单片机实用C语言程序设计[M].北京:人民邮电出版社,2005.
 [3] TI公司. MSP430 internet connectivity[EB/OL]. 2009. <http://microcontroller.ti.com>.
 [4] EPSON公司. S1C05112 technical manual[EB/OL]. 2009. <http://www.epson.com.cn/ed/>.
 [5] 胡大可. MSP430系列Flash型超低功耗16位单片机[M].北京:北京航空航天大学出版社,2001.
 [6] 徐建平,耿世钧,马廷锋,等. 超低功耗电子电路系统设计原则[J].电子技术应用,2008(33):11-14.

[2] 王国伟,宋铁成,陈正石.基于Web Sever的视频监控服务器[J].计算机工程,2005,31(22):202-204.
 [3] Sony Corporation. Digital CCD camera head amplifier[EB/OL]. 2008. <http://www.alldatasheet.com/view.jsp?Searchword=CXA2096N>.
 [4] Sony Corporation. Signal processor LSI for single-chip CCD color camera[EB/OL]. 2008. <http://www.sony.com>.
 [5] XILINX. Spartan-3E FPGA family: complete data sheet[EB/OL]. 2005. <http://www.xilinx.com.cn>.
 [6] SIPEX. SP3222/3232 Data sheet [EB/OL]. 2005. <http://www.all-data-sheet.com/view.jsp?Searchword=SP3232E>.

Spartan-6 FPGA 针对低功耗、低成本高速互连

赛灵思公司宣布其低成本Spartan-6 FPGA系列兼容PCI Express 1.1标准,为消费、汽车、无线和其他价格敏感或大批量市场,提供了低风险和低成本串行连接解决方案。Spartan-6 FPGA可满足为车载信息娱乐系统、平板显示和视频监控特定应用而开发PCIe兼容系统时,对成本、易用性和低功耗的需求。

Xilinx Spartan-6 LXT FPGA中集成的PCI Express 1.1单通道配置的PCI-SIG兼容性与互操作性测试。这一最新的重大里程碑事件进一步说明了赛灵思在推动为广泛采用的串行互连标准,提供FPGA支持的领导地位。同时该重大里程碑事件,距离Virtex-6 FPGA宣布PCI-SIG兼容的PCIe 2.0多通道配置的实现还不到3个月。通过Virtex-5 FPGA系列,赛灵思已经是首家把兼容的PCIe 1.1模块集成到可编程器件中的厂商,同时也是首家通过提供Virtex-5 FXT与Virtex-5 TXT器件的软IP支持而率先推出兼容PCIe 2.0标准5Gb/s版本FPGA的厂商。

PCIe 1.1在Spartan-6 LXT器件中实施,同时经生产验证的赛灵思GTP串行收发器提供高达3.125 Gb/s的速率,LogiCORE解决方案使用针对PCI Express的集成端点模块。带物理层(PHY)的可配置PCIe核提供目前成本最低的单通道集成可编程实施。GTP串行收发器具有清楚的工艺、电压和温度描述。PCI Express的Spartan-6 FPGA集成端点模块还具有许多方便使用的功能,可简化设计进程,以及为优化PCIe端点应用的配置,同时还有更多的资源支持以提供完整的PCIe解决方案。

设计人员现在可立即利用Spartan-6 FPGA SP605评估套件开始评估并设计低成本、低功耗的PCI Express 1.1兼容系统。与该评估套件一起提供的ISE设计套件11中的Xilinx CORE Generator系统可帮助设计人员为他们的应用配置PCIe端点模块。

咨询编号:200911103