

文章编号: 1671-1041(2003)06-0027-02

# 基于 TI DSP 与 MSP430F149 的双 CPU 系统接口设计

洪云

(东南大学仪器科学与工程系 南京 210096)

**【摘要】**介绍了 DSP 与 MSP430 系列微控制器之间的接口实现。在对 TI 公司 TMS320 C5000 系列 DSP 主机接口 HPI 的基本工作原理加以介绍的基础上,给出了具体的软硬件实现方案。此方案极大地提高了通用数字信号处理器的工作效率,减小了低速外设对 DSP 造成的负荷,在需要复杂运算处理能力及多种外设接口的系统中特别有效。

**【关键词】**HPI,MSP430,DSP

中图分类号: TP216 文献标识码: A

## 1 引言

随着半导体技术的发展,通用数字信号处理器(DSP)已经得到了越来越广泛的应用。与微控制器相比 DSP 具有很高的运算速度,多地址、数据总线,特殊的乘、加运算结构,在要求复杂信号处理的场合下非常适用。但是在进行系统设计时,往往要考虑更多的问题,系统通常还有其它的慢速器件,如人机接口、低速串口等。如果单独使用 DSP 就会暴露其控制能力的不足,或者为了能与慢速器件接口,要通过软件插入等待周期,甚至还要用硬件电路插入硬等待来降低系统总线速度。为了协调这些慢速器件,浪费了大量的 CPU 时间,大大降低了系统性能。而使用具有丰富控制接口的微处理器和 DSP 构成一个双处理器系统,由 DSP 负责核心算法实现,微控制器实现各种控制和接口功能则可以更好的发挥 DSP 的特长。DSP 与微控制器组成的双 CPU 系统的难点在于它们的数据交互问题,如果不能高速、有序、可靠的共享和交换数据,仍旧不能为 DSP 减负。基于以上的问题,采用了德州仪器公司(Texas Instrument)的 TMS320VC5410(以下简称 VC5410)和 MSP430F149(以下简称 F149)来实现双 CPU 系统,之所以选择它们是由器件本身的特点决定的。

## 2 概述

TMS320VC5410 是 TI 的 16 位定点数字信号处理器,采用了改进型哈佛总线结构,通过多总线(一条程序总线、三条数据总线和四条地址总线)对程序存储器和数据存储器空间独立寻址。芯片内部有 56K 字单访问 RAM 和 8K 字双访问 RAM。片上外设有一个 16 位定时器,6 路 DMA 控制器,三个多通道缓冲串口(McBSP:Multichannel Buffered Serial Ports)和一个 8 位宽的并行主机口(HPI:Host-Port Interface)。其中 McBSP 可以很方便地与串行 A/D 接口,并使用 DMA 通道来管理数据采集,从而减少了 CPU 在数据采集上的 MIPS 消耗。HPI-8 则是实现双 CPU 系统的关键接口,微控制器通过 HPI-8 口能高速的访问 DSP 内 RAM,利用 HPI-8 的控制信号能进行相互的中断操作,为彼此间协调工作提供了基础。

MSP430 系列 16 位超低功耗微控制器也是 TI 公司的产品,其高效 16 位精简指令结构使大多数指令在一个时钟周期里完成。MSP430F149 是此系列微控制器中功能较为强大的一款,片内有 60kFlash 程序存储器和 2kRAM,能满足绝大多数应用需要,还集成了 12BitA/D、两个串行口、看门狗、带捕捉/比较单元的定时

器、可中断的 I/O 口等丰富资源。

由于 VC5410 和 F149 均是 3.3V 供电的芯片,引脚可以直接相连,不存在电平转换的问题,减少了在电平转换时的不可靠因素。同时 F149 有 6 个 8Bit 宽的 Port,从 P1 到 P6,除了与 VC5410 接口使用 2 个 Port 外,还有足够的端口连接其它外设。

## 3 硬件接口设计

HPI 接口是 TI DSP 特有的一种接口,它允许外部的微控制器作为主机直接访问 DSP 内 RAM,DSP 相当于主机的一个外设,并且提供了 DSP 与 MCU 相互中断的机制。主机通过三个寄存器进行 DSP 内存访问,它们分别是地址(HPIA)、数据(HPID)和控制(HPIC)寄存器,DSP 只能访问其中的 HPIC 寄存器。HPIA 寄存器实际上是一个 DSP 内 RAM 的指针,通过 HPID 寄存器可以将数据读或写至 HPIA 指向的地址。HPIC 寄存器控制和管理 HPI 操作,例如传输字节顺序、中断控制等。

HPI 接口由 8 位宽的双向数据总线(HD0-HD7)和若干控制信号组成。由于 VC5410 内部存储器是 16Bit 字架构,主机的访问需要两次连续的 8Bit 读写才能完成。HBIL 引脚上的逻辑状态指示当前所传送的字节为高字节还是低字节,字节的传送顺序由 HPIC 寄存器中的 BOB 位决定。各控制信号的功能描述总结如表 1。

表 1 控制信号功能

HPI-8 控制信号	功能描述
HCNTL0	设定当前访问的 HPI 寄存器及访问类型,见表 2
HCNTL1	
HDS1、HDS2	两个数据锁存信号,内部是异或关系,可以只使用其中的一个
HBIL	指示当前传输的是高字节还是低字节
HRW	读写信号线,高电平时进行读操作,低电平时写操作
HCS	HPI 口的使能信号,在对 HPI 访问时必须保持为低电平
HAS	地址锁存信号,当使用独立的地址、数据线时,可固定为高电平
HRDY	HPI 口准备好信号
HINT	DSP 对主机的中断信号

HPI 口支持 DSP 和主机间的双向中断机制,由 HPIC 寄存器中的 DSPINT 和 HINT 这两位进行具体控制。主机将 DSPINT 位置成“1”,使 DSP 产生一次中断;而 DSP 将 HINT 位置成“1”后,HPI 口上 HINT 引脚电平由高变为低,引起主机中断,主机可以通过向 HPIC 寄存器的 HINT 位写“1”来清除本次中

断。

表 2

HCNTL0	HCNTL1	描述
0	0	主机对 HPIC 寄存器进行读写
0	1	主机读写 HPID, 写数据前 HPIA 自动加 1, 读数据后 HPIA 自动加 1
1	0	主机读写 HPIA 寄存器
1	1	主机读写 HPID, 但不影响 HPIA

主机侧 F149 用 P2 和 P4 端口与 DSP 的 HPI 口相连 (图 1)。P4 用作双向数据和地址总线, P2 与 HPI 接口的各控制信号线相连。其中 P2.7 与 HINT 相连, 由于 F149 的 P2 口的每个引脚都具有中断功能, 且中断的方式可以由 IES(Interrupt Edge Select) 寄存器设定, 很容易实现对主机的中断。

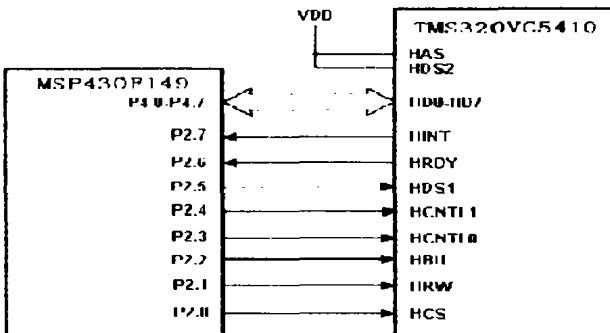


图 1 双 CPU 的 HPI 接口原理图

#### 4 软件设计

双 CPU 系统的硬件设计相对来说是比较简单的, 无需任何的辅助逻辑电路, 仅仅是将相应的端口相连, 要使系统很好的工作, 软件显得更为重要。与硬件相类似, 软件也分成 DSP 部分和微控制器部分。由于 VC5410 和 F149 的开发都得到了厂商很好的支持, 可以在 IDE 环境下用高级语言 (C 语言) 编写程序, 为软件开发提供了很大的便利, 例如 VC5410 的程序可以在 CCS 下, F149 的程序可以在 IAR for 430 下进行编译、连接和调试。

##### 4.1 微控制器程序设计

微控制器 F149 的程序主要包括初始化端口, 初始化 HPI 口, 命令发送以及中断服务程序几个部分。F149 的端口控制比常用的 51 系列单片机复杂的多, P1~P6 每个端口都有相同的 4 个寄存器, 分别是输入数据寄存器 (Input register)、输出数据寄存器 (Output register)、功能选择寄存器 (Selection) 和方向寄存器 (Direction register), 其中 P1、P2 这两个端口的每个引脚都能用作中断输入, 还需要额外的 3 个与中断控制相关的寄存器, 分别是中断使能 (Interrupt enable)、中断标志 (Interrupt flags) 和中断边沿选择寄存器 (Interrupt edge select)。端口的操作非常灵活, 可以配制成输入、输出或者其它特殊功能, 比如 A/D 转换的模拟输入, 定时器比较输出等等。系统在初始化的时候需要根据功能选择对相应的寄存器写入控制字。另外微控制器 F149 还要对 HPI 操作进行初始化, 实际上就是向 HPIC 寄存器写入一个适当的控制字。初始化完毕后, 可以根据一定的协议向 DSP 内 RAM 写入命

令, 然后置位 HPIC 寄存器的 DSPINT 位, 引发 DSP 中断。微控制器还有一段对 HINT 中断的服务程序, 用来读取 DSP 的运算结果。

##### 4.2 DSP 程序设计

DSP 程序加载完成后, 进入一个缺省的程序循环, 等待主机的命令。主机置位 DSPINT 后 DSP 进入中断服务程序, 在 ISR 中 DSP 读取微控制器发送的命令, 并根据此命令执行某个预定的算法。每次运算结束后将结果放入微控制器通过 HPI 口能访问到的 RAM 内, 并置位 HINT 引发主机中断。流程如图 2、图 3 所示。

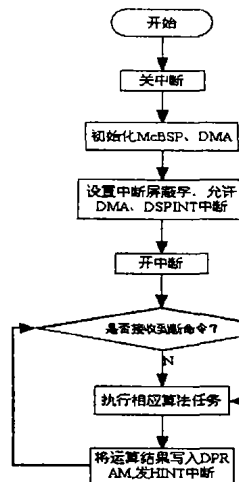


图 2 主控流程图

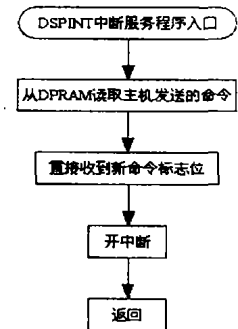


图 3 中断服务程序流程图

综上所述, 微控制器和 DSP 的程序设计要整体考虑, 微控制器作为系统的主机协调各部分工作; DSP 用来完成运算量大、速度要求高的任务, 相当于主机的协处理器。

#### 5 应用实例

以上介绍的 VC5410 与 F149 构成的双 CPU 系统已被应用到超声波检测的硬件装置中。当地下输气管道发生泄漏时, 微小的泄漏孔会激发出超声信号。超声传感器将接收的 20KHz 和 40KHz 超声信号转换成电信号, 经程控放大、带通滤波后由串行 A/D 转换, 串行模数转换器 ADS836I 通过两路 McBSP 连接到 DSP。由于对超声信号的处理要进行复杂的频谱分析及相关分析, 故选用了处理速度达 100MIPS, 内 RAM 很大的 VC5410 负责关键算法。实践证明, 此双 CPU 系统既能提供友好的人机界面, 低速的串行接口, 又能完成核心的检测任务。

#### 6 结论

使用 TI DSP 的 HPI 口作为关键接口实现的 DSP 和微控制器组成的双 CPU 系统具备很强的运算处理能力, 能实现和各种高、低速外围器件的接口, 充分发挥了 DSP 的特长。实际使用中, 可以选用内 RAM 相对较小, 性价比更高的 VC5402 构成此系统, 具有一定的应用价值。●

#### 参考文献

- 1 胡大可. MSP430 系列超低功耗 16 位单片机原理与应用. 北京: 北京航空航天大学出版社, 2000
- 2 SPRU302.pdf, TMS320C54x DSP Reference Set, Volume 5: Enhanced Peripherals User Manual from Texas Instrument, 1999
- 3 SPRU103.pdf, TMS320C54x Optimizing C Compiler User's Guide

【作者简介】洪云, 硕士研究生 (2001.9 入学), 研究方向: 测试计量技术及仪器

东南大学 仪器科学与工程系 地址: 南京市四牌楼 2 号 东南大学 02201 信箱 邮编: 210096 hong\_yun@seu.edu.cn

【收稿日期】2003-07-04 E-mail 来稿